

A Low Cost Prototype of a Phasor Measurement Unit using Digital Signal Processor

Rafael N. Rodrigues, *Member, IEEE*, Juliano K. Zatta, Maiara C. de Freitas, Rafael G. Nagel, Larissa H. Cavalcante

Abstract— A network of reliable and efficient electricity depends on an acquisition system and data transmission in real time. Monitoring the dynamic performance of large areas of the transmission systems is based on Phasor Measurement Units (PMUs). The advantage of using PMUs is on a high rate of acquisition and synchronization measurements using Global Positioning System (GPS). This paper presents the development of a low cost PMU prototype, based on IEEE C37.118 standards using Digital Signal Processor (DSP).

I. PROTÓTIPO DE PMU

O objetivo principal de um sistema de energia elétrica é prover aos consumidores energia de boa qualidade, obedecendo a padrões de desempenho. Uma rede de energia elétrica confiável e eficiente depende de um sistema seguro de aquisição e transmissão de dados em tempo real [1]. Em destaque, importantes grandezas são medidas através de Unidades de Medição Fasorial (*Phasor Measurement Units* – PMU). As PMUs são utilizadas no monitoramento do desempenho dinâmico de grandes áreas dos sistemas de transmissão [2-3]. A estimação de estados pode ser obtida de forma rápida e precisa instalando PMUs em redes de distribuição. Este trabalho visa apresentar o desenvolvimento de um protótipo de PMU com custos reduzidos e que busque atender as normas IEEE C37.118.1/2011 *Standard for Synchrophasor Measurements for Power Systems* [4] e IEEE C37.118.2/2011 *Standard for Synchrophasor Data Transfer for Power Systems* [5].

A PMU é um dispositivo projetado para a aquisição de medidas de tensões e de correntes alternadas, etiquetadas por uma referência temporal comum obtida através de GPS. As medidas são convertidas em fasores e enviadas a um concentrador de dados. A Fig. 1 ilustra uma PMU [3].

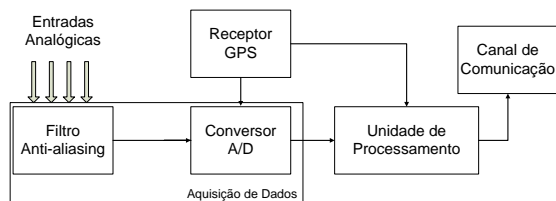


Fig. 1. Diagrama esquemático de uma PMU.

A proposta de protótipo deste trabalho é fundamentada em plataformas de processamento digital de sinal (*Digital Signal Processor* – DSP), pela facilidade de montagem e de programação. Para definir a plataforma de desenvolvimento

Os autores são membros do labsmart – Laboratório de Redes Elétricas Inteligentes, pertencente ao IFSC – Instituto Federal de Santa Catarina, Florianópolis – Brasil. Email: labsmart@ifsc.edu.br.

é necessário observar alguns requisitos estratégicos de hardware para o protótipo: taxa de amostragem, canais de conversão sincronizável e simultânea, timers, acesso direto à memória (*Direct Memory Access* – DMA) e interface ethernet. Neste trabalho, efetuou-se uma comparação entre cinco plataformas de desenvolvimento largamente conhecida no mercado: Arduino Due ATSAM3X8E [6], STM32F4 Discovery [7,8], Intel Galileo Gen 2 Quark SoC x1000 [9], Texas Instruments C2000 TMS320F28377SS [10], Texas Instruments Hercules RM57L843 [11]. A STM32F4 Discovery é a que atende os requisitos do projeto, possuindo um ADC que efetue 256 amostras por ciclo de 60 Hz (15,36 kps) armazenadas na memória RAM através do DMA e que ainda permite o uso de interface ethernet para a transferência dos dados via DMA sem ocupar o processador.

O protótipo encontra-se em desenvolvimento. O algoritmo de estimação de fasores é baseado na transformada discreta de Fourier (*Discrete Fourier transform* – DFT) [12-14]. Nesta etapa, as medidas são baseadas em um sinal monofásico de 3 Vpp e offset de 1,5 Volts por meio de um gerador de funções Tektronix AFG1022 de precisão $\pm(1\% + 1mVpp)$ [15].

A Fig. 2 apresenta os valores das estimativas de frequência considerando o valor teórico de 61 Hz e diferentes números de iterações no processo DFT. No primeiro ciclo, o ponto de partida é 60 Hz. Nos demais ciclos, o ponto de partida é o valor de frequência estimado no ciclo anterior. Na Fig. 2 verifica-se que a partir de três ciclos de frequência a estimativa possui valores menores de 0,1 Hz de erro. Os menores erros são verificados entre 15 e 25 iterações da DFT. Por sua vez, a Fig. 3 apresenta a máxima diferença percentual ao longo dos últimos sete ciclos de 61 Hz para os diferentes números de iterações. O menor valor verificado quando utilizadas 20 iterações, com 0,0069%.

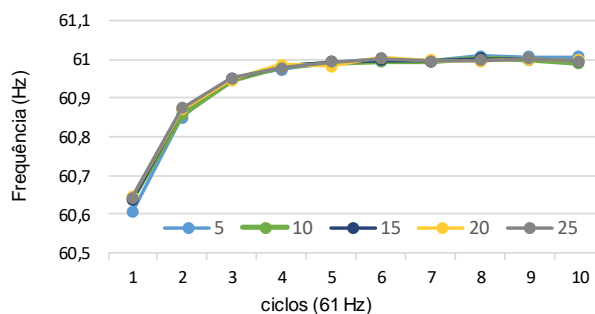


Fig. 2 Estimativas de frequência para diferentes números de iterações em 10 ciclos de frequência (61 Hz)

A Fig. 4 ilustra os valores de estimativas de frequência em 10 ciclos de 59 Hz a 61 Hz. As estimativas mantiveram-se

com erros menores que 0,02 Hz. Particularmente, em 10 ciclos na frequência de 60 Hz, os resultados apresentam TVE máximo de 0,57 %, como ilustra a Fig. 5.

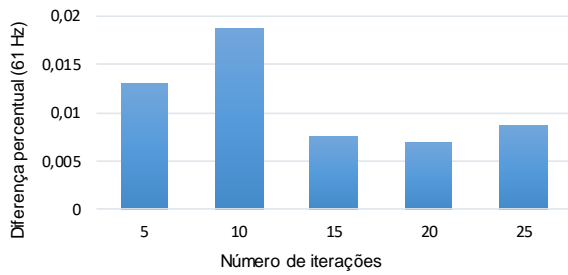


Fig. 3 Diferença percentual da estimativa de frequência (61 Hz)

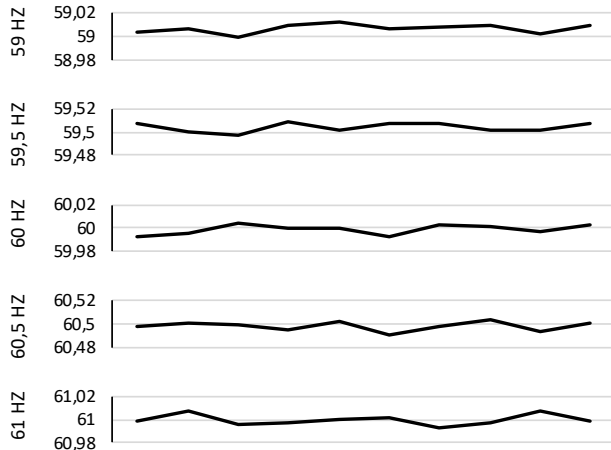


Fig. 4 Estimativas para diferentes níveis de frequência

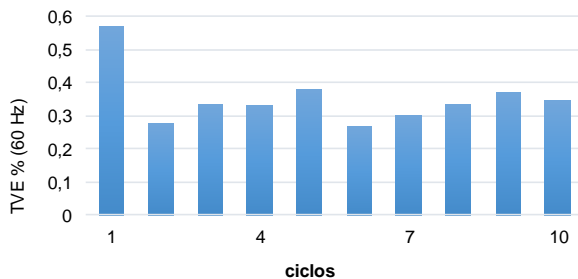


Fig. 5 TVE % em 10 ciclos de 60 Hz

A Fig. 6 apresenta os valores estimados de frequência para uma rampa de 60 Hz até 65 Hz a uma taxa de 1 Hz/s. Neste caso são 301 estimativas, totalizando o ponto de partida mais cinco segundos. O maior erro observado é de 0,032% em 64,033 Hz. Nas demais frequências, os erros são menores que 0,030 %.

II. CONCLUSÕES E TRABALHOS FUTUROS

Este trabalho apresentou um protótipo de PMU baseado em DSP STM32F4 Discovery. O algoritmo de estimação de frequência é baseado na DFT com ajustes para frequências não-nominais. Os resultados apresentados são baseados em uma versão preliminar do protótipo, com sinal de tensão monofásico em 3 Vpp com offset de 1,5 V, por meio de um gerador de funções. O algoritmo DFT apresenta resultados satisfatórios, calculando os valores de frequência com erros menores de 0,2 Hz. Em 10 ciclos de 60 Hz, o máximo TVE

verificado é 0,57 %. Em testes de rampa de frequência, com taxa de 1 Hz/s, os erros de estimação de frequência são menores que 0,032 %. Esses valores demonstram que é viável o uso de DSP para um protótipo de PMU de baixo custo.

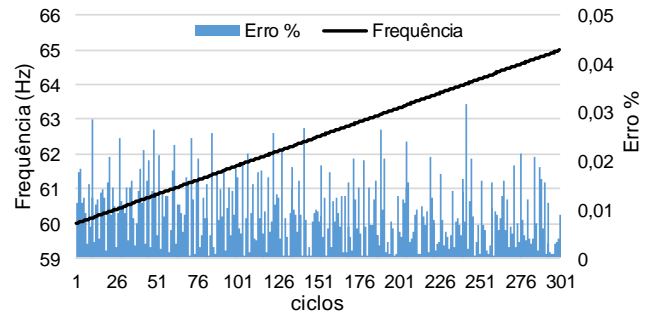


Fig. 6 Erro de estimativas de frequência para entrada em rampa de 1 Hz/s

Como melhorias do protótipo PMU, encontra-se em testes um atenuador de tensão para medição trifásica em 380 Volts, integração do sistema GPS para etiquetas de tempo, conexão internet e envio de pacotes a um concentrador de dados. Adicionalmente, está em desenvolvimento algumas melhorias no algoritmo DFT e no aumento de amostras por ciclo.

Os autores agradecem o apoio financeiro do CNPq – Conselho Nacional de Desenvolvimento Científico e Tecnológico e à Trimble pela doação do módulo GPS utilizado no desenvolvimento deste protótipo.

REFERÊNCIAS

- [1] M. Qiu, H. Su, M. Chen, Z. Ming, L. T. Yang, “Balance of security strength and energy for a PMU monitoring system in smart grid”, *IEEE Communications Magazine*, vol. 50, pp. 142-149, May 2012.
- [2] A. G. Phadke and J. S. Thorp, “History and applications of phasor measurements,” in *IEEE PES PSCE Power Systems Conference and Exposition*, 2006, pp. 331-335.
- [3] A. G. Phadke, J. S. Thorp, *Synchronized Phasor Measurements and Their Applications*, Springer Science + Business, 2008
- [4] *Synchrophasor Measurements for Power Systems*, IEEE Power & Energy Society C37.118-1, 2011.
- [5] *Synchrophasor Data Transfer for Power Systems*, IEEE Power & Energy Society C37.118-2, 2011.
- [6] *Arduino Due Overview*, Arduino, 2016. Disponível: <https://goo.gl/oi3ZXJ>
- [7] *STMicroelectronics STM32F4DISCOVERY Discovery kit with STM32F407VG MCU data brief*, STMicroelectronics 2016. Disponível: <http://goo.gl/v9P46l>
- [8] *STMicroelectronics Using the STM32F2 and STM32F4 DMA controller Application Note*, STMicroelectronics 2015. Disponível: <http://goo.gl/JvBdyj>
- [9] *Intel® Galileo Gen 2 Development Board datasheet*, Intel Corporation 2014. Disponível: <http://goo.gl/WYfdrb>
- [10] *Texas Instruments LAUNCHXL-F28377S Overview*, Texas Instruments 2015. Disponível: <http://goo.gl/x3yIMb>
- [11] *Texas Instruments Hercules™ RM57Lx LaunchPad Development Kit*, Texas Instruments 2015. Disponível: <http://goo.gl/7U33EN>
- [12] D. Macii, D. Petri, A. Zorat, “Accuracy Analysis and Enhancement of DFT-Based Synchrophasor Estimators in Off-Nominal Conditions,” *IEEE transactions on Instrumentation and Measurement*, vol. 61, n° 10, Oct. 2012.
- [13] H. Xue, D. Song, R. Yang, “Consecutive DFT Method for Instantaneous Oscillating Phasor Measurement,” *IEEE Transactions on Power Systems*, vol 18, pp. 4634-4644, Nov 2013.
- [14] D. Dotta, J. H. Chow, D. B. Bertagnolli, “A Teaching Tool for Phasor Measurement Estimation,” *IEEE Transactions on Power Systems*, vol 29, pp. 1981-1988, Jul 2014
- [15] *Arbitrary/Function Generator AFG1000 Series Datasheet*, Tektronix 2016. Disponível: <http://goo.gl/HLZcaV>